

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Shigeru SHOJI

GAU:

SERIAL NO: New Application

EXAMINER:

FILED: Herewith

FOR: HIGH Q HERICAL COIL CHIP AND METHOD FOR PRODUCING SAME

REQUEST FOR PRIORITY

COMMISSIONER FOR PATENTS
ALEXANDRIA, VIRGINIA 22313

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number _____, filed _____, is claimed pursuant to the provisions of 35 U.S.C. §120.
- ☐ Full benefit of the filing date(s) of U.S. Provisional Application(s) is claimed pursuant to the provisions of 35 U.S.C. §119(e):
Application No. _____ Date Filed _____
- ☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>MONTH/DAY/YEAR</u>
Japan	2003-012046	January 21, 2003

Certified copies of the corresponding Convention Application(s)

- ☒ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee
- ☐ were filed in prior application Serial No. _____ filed _____
- ☐ were submitted to the International Bureau in PCT Application Number _____
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. _____ filed _____; and
- ☐ (B) Application Serial No.(s) _____
☐ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,
MAIER & NEUSTADT, P.C.



Marvin J. Spivak

Registration No. 24,913

C. Irvin McClelland
Registration Number 21,124

Customer Number

22850

Tel. (703) 413-3000
Fax. (703) 413-2220
(OSMMN 05/03)

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 1 月 2 1 日
Date of Application:

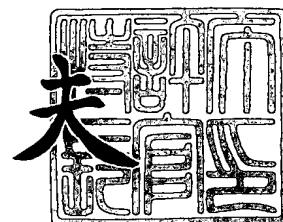
出 願 番 号 特 願 2 0 0 3 - 0 1 2 0 4 6
Application Number:
[ST. 10/C]: [J P 2 0 0 3 - 0 1 2 0 4 6]

出 願 人 T D K 株 式 会 社
Applicant(s):

2 0 0 3 年 1 2 月 9 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 04044

【あて先】 特許庁長官 殿

【国際特許分類】 H01F 41/00

【発明の名称】 高Qヘリカルコイルチップおよびその製造方法

【請求項の数】 13

【発明者】

【住所又は居所】 東京都中央区日本橋一丁目 1 3 番 1 号 ティーディーケイ株式会社内

【氏名】 庄司 茂

【特許出願人】

【識別番号】 000003067

【氏名又は名称】 ティーディーケイ株式会社

【代理人】

【識別番号】 100064447

【弁理士】

【氏名又は名称】 岡部 正夫

【選任した代理人】

【識別番号】 100085176

【弁理士】

【氏名又は名称】 加藤 伸晃

【選任した代理人】

【識別番号】 100106703

【弁理士】

【氏名又は名称】 産形 和央

【選任した代理人】

【識別番号】 100096943

【弁理士】

【氏名又は名称】 臼井 伸一

【選任した代理人】

【識別番号】 100091889

【弁理士】

【氏名又は名称】 藤野 育男

【選任した代理人】

【識別番号】 100101498

【弁理士】

【氏名又は名称】 越智 隆夫

【選任した代理人】

【識別番号】 100096688

【弁理士】

【氏名又は名称】 本宮 照久

【選任した代理人】

【識別番号】 100102808

【弁理士】

【氏名又は名称】 高梨 憲通

【選任した代理人】

【識別番号】 100104352

【弁理士】

【氏名又は名称】 朝日 伸光

【選任した代理人】

【識別番号】 100107401

【弁理士】

【氏名又は名称】 高橋 誠一郎

【選任した代理人】

【識別番号】 100106183

【弁理士】

【氏名又は名称】 吉澤 弘司

【手数料の表示】**【予納台帳番号】** 013284**【納付金額】** 21,000円**【提出物件の目録】****【物件名】** 明細書 1**【物件名】** 図面 1**【物件名】** 要約書 1**【プルーフの要否】** 要

【書類名】 明細書

【発明の名称】 高Qヘリカルコイルチップおよびその製造方法

【特許請求の範囲】

【請求項1】 ヘリカルコイルチップの製造方法であって、

基板の上下面上に、薄膜形成加工手段により所定間隔を空けて複数の配線を並列に形成し、

前記基板を前記配線の延在方向とは異なる方向に切断し、

切断後の前記基板各々における切断面上に、薄膜形成加工手段により、前記基板の上下面上に並列された前記複数の配線各々を接続する更なる配線を、前記切断後の基板各々に対して同時に形成することを特徴とするヘリカルコイルチップの製造方法。

【請求項2】 前記基板を切断した後、前記基板を接合して前記基板の切断面がその上下面となる集合基板を形成することとし、前記更なる配線の形成は前記集合基板の上下面に対して為されることを特徴とする請求項1記載の製造方法。

【請求項3】 前記基板は、低誘電損失を特性として有する材料からなり、前記更なる配線形成後に、前記切断後の基板における前記配線あるいは前記更なる配線の形成面の内、何れか一つの面上に端子電極が形成されることを特徴とする請求項1または2記載の製造方法。

【請求項4】 基板の上下面に並列して形成された複数の配線各々を、前記基板を前記配線の延在方向とは異なる方向に切断して得られる切断面に対して更なる複数の配線を形成して接続することにより形成されるヘリカルコイルを有することを特徴とするヘリカルコイルチップ。

【請求項5】 前記基板は、低誘電損失を特性として有する材料からなり、前記配線の形成面あるいは前記更なる配線の形成面の内、何れか一つの面上に端子電極を有することを特徴とする請求項4記載のヘリカルコイルチップ。

【請求項6】 ヘリカルコイルチップの製造方法であって、

基板の上下面上に、所定間隔をあけて平行に延在する複数の配線を形成し、その際、前記基板の上下面における前記配線は同一方向に延在するように配置され

る工程と、

前記基板を、前記配線の延在方向とは異なる方向に、前記配線が所定長さとなるように切断する工程と、

前記切断された基板の各々を、接着剤および複数の補助材を用いて集合基板として再構築し、その際、前記切断された基板において、その切断面は前記集合基板の上面および下面に向かうように配列される工程と、

前記集合基板の上下面上に、前記基板の厚さと前記基板の上下面上に形成された前記配線の厚さとを加えた値に略等しい値の長さを有し且つ前記所定間隔を空けて平行に延在する複数の配線を形成し、前記複数の配線各々は、前記集合基板を厚さ方向に貫通する前記基板の上下面に形成された前記配線の端部を結ぶものである工程とからなることを特徴とするヘリカルコイルチップの製造方法。

【請求項 7】 前記基板の上下面上に配線を形成する工程および前記集合基板の上下面上に配線を形成する工程は、各々、前記配線上に保護用の膜の形成を行う工程を含むことを特徴とする請求項 6 記載の製造方法。

【請求項 8】 前記集合基板の上下面に前記複数の配線を形成する工程は、前記集合基板の上下面何れか一方の面に対して、前記ヘリカルコイルチップにおける端子電極を形成する構成を含むことを特徴とする請求項 6 記載の製造方法。

【請求項 9】 前記切断された基板の各々を、接着剤および複数の補助材を用いて集合基板として再構築する工程は、

前記複数の補助材を、前記基板の厚さと前記基板の上下面上に形成された前記配線の厚さとを加えた値より所定値だけ大きな値の一定幅を有する間隔を設けて複数枚並設する工程と、

前記切断された基板各々を、その切断面が前記補助材の並設方向とは垂直な方向に向かうようにして、前記間隔にはめ込む工程と、

前記接着剤を用いて、前記切断された基板各々および前記複数の補助材を接着し、一体化する工程と、

一体化された前記切断された基板各々および前記複数の補助材に対して、前記複数の補助材の並設方向とは垂直となる二面を研磨する工程とを含むことを特徴とする請求項 6 記載の方法。

【請求項 10】 前記切断された基板の各々を、接着剤および補助材を用いて集合基板として再構築する工程は、

前記基板の切断面を所定方向に向け、且つ前記切断された基板の各々と前記複数の補助材の各々とを前記所定方向とは垂直な方向に交互に並置する工程と、

並置された前記切断された基板各々および前記複数の補助材を前記接着剤にて一体化する工程と、

前記一体化された前記切断された基板各々および前記複数の補助材について、前記切断された基板各々について前記基板の上下面上に形成された前記配線の端面が露出するように、前記所定方向に向かう二面を研磨する工程とを含むことを特徴とする請求項 6 記載の方法。

【請求項 11】 ヘリカルコイルチップを製造する際に、前記ヘリカルチップの母材として用いられる集合基板であって、

略所定間隔を空けて略平行に配置されて前記集合基板の上下面にその上下面を露出させ、所定方向に延在する低誘電損失を特性として有する芯材と、

前記芯材に密着し、前記芯材の延在方向とは異なる方向に前記集合基板を貫通し、前記集合基板の上下面にその端部を露出させる複数の配線と、

前記複数の配線および前記芯材各々の間を埋める基体部とからなることを特徴とする集合基板。

【請求項 12】 低誘電損失を特性として有する材料を芯材とするヘリカルコイルチップであって、前記芯材の周囲にメッキ法により形成されたコイルが巻き回されており、前記芯材と前記コイルとの間に、メッキ時におけるシードとして作用する層を有することを特徴とするヘリカルコイルチップ。

【請求項 13】 前記コイルはCuを主材料とし、前記シードはCrCuあるいはTiCuを主材料とすることを特徴とする請求項 11 記載のヘリカルコイルチップ。

【発明の詳細な説明】

【0001】

【発明の属する技術の分野】

本発明は、携帯電話、PDA等の小型且つ軽量の電子機器に主として用いられる高周波用のコイルチップに関する。より詳細には、携帯電話における各種モジ

ジュール等へ搭載される小型、低背、軽量化が為された、高Q特性を有するヘリカルコイルチップおよびその製造方法に関する。

【0002】

【従来技術】

【特許文献1】特開平11-283834

【特許文献2】特開平11-204362

【特許文献3】特開2000-252127

【特許文献4】特開平10-241943

【0003】

【従来技術】

携帯電話等の移動体通信機器は、近年小型化、軽量化が急激に進められている。従って、これらに用いられるチップ及び各種モジュールに搭載される高周波用コイルチップについても、高Q特性を満たすと同時に小型化、低背、および軽量化が求められている。現在、その小型化は、具体的には、コイルチップの長さで1mm以下に、コイル径（あるいは幅）で0.5mm以下となるサイズにまでおよんでいる。

【0004】

従来、これらコイルチップは、例えば【特許文献3】に示されるように、より大きなコイル部品と同様に、ボビンに直接巻線を行う方法によって製造されていた。しかし、当該製造方法によってこれ以上の小型化に対応することは、現状では困難視されており、新たな製造技術の確立が望まれている。現在、より小型のコイルチップを供給し得る技術として、非巻線方式である、例えば【特許文献2】に示されるレーザ切削工法、あるいは【特許文献1】に示される薄膜形成技術を用いたもの等が考えられ、その実用化が進められている。

【0005】

レーザ切削工法によるものは、巻き線となる材料を芯材の覆い膜として形成し、これをレーザによって細線化するものであるが、レーザ照射の影響を考慮することを要するため、芯材が制限される恐れがある。また、レーザ切削後の加工面には面荒れ等が存在する恐れがあり、線間隔がより狭められた場合にこの面荒れ

により線間隔が不均一となる恐れもある。従って、当該工法は、将来的により小型のコイルチップを作成しようとする場合に、解決されるべき課題を多く有していると考えられる。

【0006】

【発明が解決しようとする課題】

現在最も実用化が進んでいると思われる薄膜形成技術を用いた製造方法としては、絶縁層に形成したビアホールを介して数層のコイルパターンを接続するものがある。しかしながら、当該方法においては、コイルチップがより小型化し、その上に形成される線の幅がより細くなった場合に、これに対応した微少径且つ深さのあるビアホールを確実に埋めることは困難となると思われる。また、当該方法においては、巻線をその最外周に配置することは事実上不可能であり、高Qを満たすコイルを作成する上で、構造上不利である。

【0007】

通常、異なるコイル断面積を持つコイルチップのインダクタンスを同一の値としようとする場合、コイル断面積が大きいほどコイル巻き数は少なくてすむ。従って、チップの最外周にコイルを形成することにより、同じ大きさ且つ同じコイル巻き数を有するチップであっても、大きなLを得ることが可能となる。コイル断面積が小さくなった場合には、コイル巻き数を増加させてL値を維持する必要がある。しかし、コイル巻き数の増加は、コイル自体の直流抵抗値の増加及び孤立感のリーク電流の増加等生じさせ、Q値の低下を招いてしまう。

【0008】

また、コイル巻き数の増加は、コイルの芯材として用いられる誘電体に起因するところの誘電損失の影響を、より大きなものとする。この誘電損失は、当該コイルチップに流される信号の周波数が大きくなるほど顕著なものとなる。従って、前述の如く、上記形成法により得られたコイルチップは、その最外周に巻き線を形成することが困難であり、より高い周波数への対応は困難視されている。

【0009】

また、コイルチップを小型化した場合、超高周波への対応を考慮すると、例えば端子電極間の電気容量が無視できなくなる。この場合、高Qを得るためには、

対抗する電極を無くして電極間の電気容量を下げ、コイルのインダクタンスと当該電極間の電気容量との共振周波数を使用周波数よりも高く設定することが必要となる。インダクタンスが大きく且つ使用周波数が高いほど電極間容量の影響は大きく、通常の端子電極が対向するチップコイルにおいては、電気容量の低減は困難であった。

【0010】

本発明は、以上の状況に鑑みて為されたものであり、将来的にもより小型化することが可能であって、且つ高インダクタンスおよび高Qを満たし得るコイルチップの製造に対応し得る製造方法、また当該製造方法に適した構造のコイルチップを提供することを目的とするものである。

【0011】

【課題を解決するための手段】

上記課題を解決するために、本発明に係るヘリカルコイルチップは、低誘電損失を特性として有する材料をコイルの芯材として用い、半導体製造技術に代表される薄膜形成技術による一括形成法にて、芯材の最外周囲にコイル導体を巻き回すこととしている。さらに、端子電極はコイル形成面上に形成され、個々の電極同士が対向しない配置とされている。

【0012】

すなわち、本発明に係るコイルチップ製造方法は、ヘリカルコイルチップの製造方法であって、基板の上下面上に、薄膜形成加工手段により所定間隔を空けて複数の配線を並列に形成し、基板を配線の延在方向と垂直な方向に切断し、切断後の基板各々における切断面上に、薄膜形成加工手段により、基板の上下面上に並列された複数の配線各々を接続する更なる配線を、切断後の基板各々に対して同時に形成することを特徴としている。

【0013】

なお、上述の製造方法においては、基板を切断した後、基板を接合して基板の切断面がその上下面となる集合基板を形成することとし、更なる配線の形成は集合基板の上下面に対して為されることが好ましい。あるいは、上記製造方法においては、基板は、低誘電損失を特性として有する材料からなり、更なる配線

形成後に、切断後の基板における配線あるいは更なる配線の形成面の内、何れか一つの面上に端子電極が形成されることが好ましい。

【 0 0 1 4 】

また、上記課題を解決するために、本発明に係るヘリカルコイルチップは、基板の上下面に並列して形成された複数の配線各々を、前基板を配線の延在方向と垂直な方向に切断して得られる切断面に対して更なる複数の配線を形成して接続することにより形成されるヘリカルコイルを有することを特徴としている。なお、当該ヘリカルコイルチップにおいては、基板は、低誘電損失を特性として有する材料からなり、配線の形成面あるいは更なる配線の形成面の内、何れか一つの面上に端子電極を有することが好ましい。

【 0 0 1 5 】

さらに、上記課題を解決するために、本発明に係るコイルチップの製造方法は、ヘリカルコイルチップの製造方法であって、基板の上下面上に、所定間隔をあけて平行に延在する複数の配線を形成し、その際、基板の上下面における配線は同一方向に延在するように配置される工程と、基板を、配線の延在方向とは垂直な方向に、配線が所定長さとなるように切断する工程と、切断された基板の各々を、接着剤および複数の補助材を用いて集合基板として再構築し、その際、切断された基板において、その切断面は前記基板の上面および下面に向かうように配列される工程と、集合基板の上下面上に、基板の厚さと基板の上下面上に形成された配線の厚さとを加えた値に略等しい値の長さを有し且つ所定間隔を空けて平行に延在する複数の配線を形成し、複数の配線各々は、集合基板を厚さ方向に貫通する基板の上下面に形成された配線の端部を結ぶものである工程とからなることを特徴としている。

【 0 0 1 6 】

なお、上述の製造方法においては、基板の上下面上に配線を形成する工程および集合基板の上下面上に配線を形成する工程は、各々、配線上に保護用の膜の形成を行う工程を含むことが好ましい。あるいは、上述の製造方法においては、集合基板の上下面に複数の配線を形成する工程は、集合基板の上下面何れか一方の面に対して、ヘリカルコイルチップにおける端子電極を形成する構成を含むこと

が好ましい。

【0017】

さらに、切断された基板の各々を、接着剤および複数の補助材を用いて集合基板として再構築する工程は、複数の補助材を、基板の厚さと基板の上下面上に形成された配線の厚さとを加えた値より所定値だけ大きな値の一定幅を有する間隔を設けて複数枚並設する工程と、切断された基板各々を、その切断面が補助材の並設方向とは垂直な方向に向かうようにして、間隔にはめ込む工程と、接着剤を用いて、切断された基板各々および複数の補助材を接着し、一体化する工程と、一体化された切断された基板各々および複数の補助材に対して、複数の補助材の並設方向とは垂直となる二面を研磨する工程とを含むことが好ましい。

【0018】

また、上述の製造方法においては、切断された基板の各々を、接着剤および補助材を用いて集合基板として再構築する工程は、基板の切断面を所定方向に向け、且つ切断された基板の各々と複数の補助材の各々とを所定方向とは垂直な方向に交互に並置する工程と、並置された切断された基板各々および複数の補助材を接着剤にて一体化する工程と、一体化された切断された基板各々および複数の補助材について、切断された基板各々について基板の上下面上に形成された配線の端面が露出するように、所定方向に向かう二面を研磨する工程とを含むことが好ましい。

【0019】

さらに、上記課題を解決するために、本発明においては、ヘリカルコイルチップを製造する際に、前記ヘリカルチップの母材として用いられる集合基板を用いることが好ましい。その際、この集合基板は、略所定間隔を空けて略平行に配置されて集合基板の上下面にその上下面を露出させ、所定方向に延在する低誘電損失を特性として有する芯材と、芯材に密着し、芯材の延在方向とは垂直な方向に集合基板を貫通し、集合基板の上下面にその端部を露出させる複数の配線と、複数の配線および前記芯材各々の間を埋める基体部とからなることが好ましい。

【0020】

上記課題を解決するために、本発明に係るコイルチップは、低誘電損失を特性

として有する材料を芯材とするヘリカルコイルチップであって、芯材の周囲にメッキ法により形成されたコイルが巻き回されており、芯材とコイルとの間に、メッキ時におけるシードとして作用する層を有することを特徴としている。

ここで、コイルはCuを主材料とし、シードはCrCuあるいはTiCuを主材料とすることが好ましい。

【0021】

本発明は、半導体製造技術等に代表される薄膜形成技術と、厚膜形成に適したメッキ法とを組み合わせ、芯材の外周に断面積の大きなコイルを巻き回したコイルチップを提供するものである。従って、本発明によるコイルチップは、芯材とコイル配線との間にメッキ法を容易とするためのいわゆるシード材が常に存在することとなる。これにより、直流抵抗成分の低減が容易になり、高Qを有するコイルと提供することが可能となる。

【0022】

【実施例】

図1に、本発明に係るヘリカルコイルチップ部品（ヘリカルコイルチップ1）の概略構成を示す。誘電損失低減のために、芯材3として、低誘電率を有するテフロン（登録商標）およびビニルベンジルを用いている。また、巻き線5は、真空中にて芯材上にシード層であるCrCuを形成し、フォトリソ工程を経てパターンニングを行った後、メッキ法にて当該シード上に配線を形成している。従って、これら配線は、いわゆる多層構造（本実施例においては2層構造）となっている。

【0023】

また、両端部の端子電極7上には、当該チップ部品の実装時のためにハンダを用いる際に、ハンダと端子電極との濡れ性を改善するためにNi層あるいはNi合金層が設けられている。なお、実際には、図に示すチップ部品の最外周には保護膜として、有機絶縁膜等の低誘電損失材料、例えばビニルベンジルからなる層が形成されているが、ここでは、本部品の構成の理解を容易とするために、この保護膜を省略して、当該チップ部品を示してある。

【0024】

次に、図2A～Eを参照として、当該ヘリカルコイルの製造方法について述べ

る。まず、スパッタリング法によって、略平板状のテフロン（登録商標）、ビニルベンジル等の低誘電損失を特性として有する基板 13 の両面に、巻線のシードとなるCrCu薄膜を成膜する。続いて、CrCu薄膜上面にドライフィルムを貼り付け、当該フィルムに対して、巻線の一部を形成する配線パターンを形成すべく露光、現像等の処理が為される。

【0025】

その後、メッキ法によってCrCu薄膜上にCuの厚膜を成長させる。更に、ドライフィルムを除去し、ミリング、ウェットエッチング等の手法により下地膜の除去が行われる。当該処理を施すことにより、コイル配線の一部 15（以下、単に配線と述べる。）が形成される。なお、必要に応じてこの露光、現像、およびCu膜成長の過程を繰り返して配線の厚みを増加することとしても良い。

【0026】

配線形成後、さらにその上部および配線間にカバー層 19 としてエポキシ、テフロン（登録商標）、ビニルベンジル等の保護膜を形成する。以上の工程を経ることにより、図 2 A に示す状態の加工基材が得られる。次に、図 2 B に示す様に、配線の延在方向に対して所定長さとなるように、当該延在方向対して垂直な方向にこの加工基材を切断する。切断後の略棒状の加工基材 14 を図 2 C に示す様に 90° 回転させる。

【0027】

次に、回転後の棒状の加工基材 14 を組み合わせ、後述する手順を経てこれらの集合体を単一の集合基板として再構成する。なお、集合基板上における棒状の加工基材 14 は、図 2 C に示す状態で、互いの位置関係が固定、保持されている。

【0028】

次に、集合基板両面に配線のシード層であるCrCu薄膜をスパッタリング法によって成膜し、ドライフィルムを貼り付け、配線パターンの露光、現像および不要位置での薄膜の除去等の処理が再度施される。これら処理により、芯材 3 となるテフロン（登録商標）、ビニルベンジル等の低誘電損失体の両側にその端部のみを晒している各配線 15 に対して、その端部をそれぞれ接続する配線のシード層

が形成される。さらに、これら配線は、ドライフィルムを用いてパターン形成後、メッキ法によって厚膜化し、ドライフィルムの除去を行い、更にミリング、ウェットエッチング等の手法により下地膜の除去を行い、コイルにおける残りの部分の配線 16 とされる。

【0029】

厚膜化終了後における棒状の加工基材各々の位置関係を図 2 D に示す。図 2 E に示す様に、これら配線上および配線間にカバー層 20 としてエポキシ、テフロン（登録商標）、ビニルベンジル等の保護膜を形成した後、コイル端部に Ni およびハンダの積層構造からなる端子電極 7 の形成を行い、各々をコイルチップ 1 として切断、分離する。

【0030】

次に、集合基板の作成方法について述べる。まず、図 3 A に示す様にガラス基板 30 上に紫外線照射によって剥離する粘着テープ 31 を貼り、その上にエポキシ、テフロン（登録商標）、ビニルベンジル等の保護膜材料からなる板材 32 を貼り付ける。次に、図 3 B に示す様に、これら板材および粘着テープに対して、収容溝 33 を形成する。当該収容溝の形成により、ビニルベンジル板は、複数の補助材 32 a として分割される。

【0031】

後述するように、この収容溝 33 には前述の棒状に切断された加工基材 14 が、各々、切断面すなわちまだ配線が形成されていない面 14 a がこの板材 32 a（複数の補助材各々）の上下面（補助材の並設方向と垂直となる方向）を向くようにして収容される。このため、収容溝 33 の幅は、棒状の加工基材 14 における配線 15 およびカバー層 19 が形成された後の、当該カバー層 19 における表面間の間隔より所定量、本実施例においては具体的に 5 ～ 20 μm 広い幅とされている。

【0032】

図 3 B に示したガラス基板とは別個に、図 3 C に示す様な、上下面に貫通する平行な溝 41 を複数有した厚板 40 を用意する。図に示す様に、この厚板 40 の上面に、平行溝 41 以外の部分を覆うように、熱を加えることによって剥離を促

す熱発泡粘着テープ 42 を貼り付ける。図 3 B に示した溝加工後のガラス基板を、この厚板上面に対して板材が正対し、且つ厚板の溝に対して収容溝が略 90° の向きに配置されるようにその方向を調整して厚板上面に接着する（図 3 D）。接着後、ガラス基板 30 の裏面より紫外線を照射してガラス基板 30 および粘着テープ 31 を剥離し、厚板 40 上の熱発泡粘着テープ 42 に対して、複数の補助材 32 a としての板材がその間隔を制御されて接着されている状態とする（図 3 E）。

【0033】

続いて、図 3 F に示す様に、複数の板材 32 a の間に、棒状に切断された加工基材 14 を挿入し、これらも熱発泡粘着テープ 42 に対して接着する。その際、加工基材において未だに成膜されていない 2 面（切断面 14 a）が、厚板の厚さ方向（図中上下方向）に向くようにする。なお、棒状に切断された加工基材 14 は、切断時に与えられた応力等によって撓み等を有している。収容溝 33 の幅を棒状の加工基材の幅より 5 ~ 20 μm 広く設定することにより、この収容作業を容易に行うことが可能となる。

【0034】

さらに、複数の板材 32 a と棒状の加工基材 14 とを一体化すべく、これら加工基材等における熱発泡粘着テープ 42 が存在しない部分、すなわち厚板 40 における平行溝 41 に対応する部分に対して、接着剤 43 を塗布する。接着剤 43 塗布後、これらの位置関係を一定に保って一体化を図るために、図 3 G に示す様に、治具によって接着剤の塗布部分を押さえることとする。押さえ治具は、溝部挿入治具 45 と塗布部押さえ治具 50 とから構成される。

【0035】

溝部挿入治具 45 は、厚板 40 の平行溝 41 に挿入可能であって、加工基材 14 等全てに接触する長さとし、その頂部が同一平面内に存在する上端面とを有する複数の凸部分 46 を有している。なお、これら凸部分 46、特にその上端面は、後述するように接着剤と接触するため、接着剤との離形作用の高い離型材（フッ素系の樹脂等）をコーティングしておくことが望ましい。塗布部押さえ治具 50 は、図 3 H に示す様に、溝部挿入治具 45 の凸部分 46 の上端面と共に加工基材

14等を挟持、固定するため、これら凸部分46と同じ長さ、および同一平面内に存在する端面を有する複数の対応凸部51を有している。これら対応凸部51についても、前述の凸部46と同様に接着剤と接触することから離型材をコーティングしておくことが望ましい。

【0036】

これら治具によって加工基材14等を挟持、固定した状態で加熱し、接着剤43の硬化を図る。この加熱処理によって、熱発泡粘着テープ42は粘着性を失い、加工基材14等の厚板40からの離脱を容易にする。このようにして、接着剤43によって部分的に結合された、図3Iに示す状態となった加工基材14および板材32aをさらに接着剤中に浸漬し、再度前述の押さえ治具45、50を用いてこれを挟持して加熱してこの接着剤の硬化を図る。以上の工程を経ることによって、複数の板材32aおよび棒状に切断された複数の加工基材14は、集合板10として一体化される。

【0037】

この集合板10の四隅の形状を整えた後、図3Jに示す様に、基準外枠53に設けられた特定の寸法からなる凹部55に挿入し、この外枠53を介して集合板10を研磨装置に固定し、その両面を研磨する。研磨終了後において集合板表面に観察される配線等の状態に関し、部分的に拡大したその概略を図3Kに示す。集合基板表面には、板材、板材間に挟まれた芯材である基板3、基板両側に整列する配線15の端部が観察され、さらに板材と基板との間および配線、および板材間に充填された接着剤層が観察される。ここで、接着剤およびカバー層19等からなる補助材32aは、集合基板10における、配線15および芯材3を除く基体部を形成する。

【0038】

この状態の集合体に対して、前述の如くCrCu薄膜の形成、パターニング等の処理が施され、集合体表面に露出していた基板3両側の配線15が、各々新たに形成された配線16によって接続される。当該処理が集合体の両面に施されることによって、CrCuおよびCuの二層からなる配線5がビニルベンジル基板の周囲を巻き回された状態となり、テフロン（登録商標）、ビニルベンジル等を芯材3とす

る極微少なヘリカルコイルが形成されることとなる。

【0039】

なお、図3Jに示した集合体表面に観察される基板および配線端部は、実際には、その延在方向とは垂直な方向に曲がりをもっているため、通常の一括露光を行うことはできない。このため、本実施例においては、露光時に、個々のあるいは数個のコイルに対応して配線端分を画像的に解析し、その露光位置を決定して以降の露光処理を行う、いわゆるダイ・バイ・ダイ露光を行う方法を採用している。

【0040】

本実施例においては、集合体に対する配線の露光はダイ・バイ・ダイ露光によることとしたが、Ni、ハンダ等の端子電極形成時は通常露光処理によることとしている。これは端子電極の大きさが配線端部に比べて大きいこと、また、求められる位置精度が配線端部の場合と比較して粗いことによる。このように端子電極形成を通常露光処理を用いることによって、当該コイルの生産性を高めることができる。

【0041】

以上の製造方法を用いることにより、図1に示すヘリカルコイルが製造される。当該方法によれば、より小型のコイルチップを製造することも容易であり、かつ、芯材の最外周にコイルを配置することが可能であることから、高インダクタンスおよび高Qのコイルチップを提供することが可能となる。また、当該方法により、端子電極をコイルチップ上の一側面に、容易に形成することができる。端子電極を当該配置とすることにより、これら電極が形成する容量を低減した高Qヘリカルコイルを、より低コストで製造することが可能となる。

【0042】

なお、本実施例においては、芯材としてテフロン（登録商標）、ビニルベンジル等を用いた場合について述べているが、本発明はこれに限定されず、テトラフルオロエチレン樹脂等のフッ素樹脂、ガラス繊維含有の樹脂材料等、いわゆる低誘電損失の材料を用いることが可能である。また、配線の下地膜、すなわちシードとしてCrCuを用いているが、TiCu等、種々の材料を用いることが可能である。

同様に端子用の材料に関してもNiとハンダとの2層構造に限定されない。本実施例においては、これらシード、あるいは端子用材料はスパッタリングにより形成されているが、本発明はこれに限定されず、蒸着法、CVD法等、種々の手法によってこれらを形成することが可能である。

【0043】

なお、本実施例においては、集合基板作成時に、研磨工程において研磨部位によって研磨速度が大きく異なることが無いように、配線以外の部分が全て同一の、例えばビニルベンジルからなる構成とすることが好ましい。しかし、本発明はこれに限定されず、同程度の研磨速度が得られるものであれば、種々の低誘電損失の材料、接着剤等を用いることが可能である。さらには、所望の低誘電損失等の特性を有するものであれば、テフロン（登録商標）あるいはビニルベンジルに限られず、種々の材料を用いることが可能である。

【0044】

また、保護膜に関しても、前述の如く芯材と同一の材料を用いることが好ましいが、芯材補とは誘電損失の影響がないことから、通常のエポキシ等からなる接着剤を用いることとしても良い。また、CrCuのスパッタリングからパターンニング終了に至るまでの工程の順序は、上述の順序に限定されず、現像終了後にCrCu膜等を形成し、エッチングを行う等、必要に応じてその順序を変更することが望ましい。

【0045】

【本発明の効果】

本発明に係るヘリカルコイルチップの製造方法においては、薄膜一括形成工法を用いてコイル形成面全面に膜形成等を行っている。従って、低コストにもかかわらず高Qヘリカルコイルを容易に製造することが可能となる。

【0046】

また、本発明によれば、端子電極をコイル形成面上に形成することが可能であり、端子電極間の容量を大幅にて期限することが可能となることから、高い周波数領域においても高Qを保ち得るコイルチップを実現することが可能となる。また、端子電極を、コイル形成時同時形成する、あるいは若干の工程追加により容

易に形成することが可能となり、コイルチップの製造コストの低減が果たされる。

【0047】

また、本発明によれば、芯となる材料の最外周にコイル形成することが可能である。従って、同一サイズの他のコイルチップと比較した場合、誘電損失が少なく且つより高いQ値を有する小型コイルを得ることが可能となる。

【0048】

また、本発明によれば、基板切断後に当初基板の上下面に形成された配線を接続する際に、これら切断後の基板を集め、接続用の配線を形成するための集合基板を形成することとしている。この接続用の配線形成に関しても、集合基板を用いることで、薄膜一括形成工法によりコイル形成面全面に膜形成を行うことが可能となる。従って、コイルチップ製造に要するコストについて、その更なる低減が可能となる。

【0049】

更に、本発明においては、集合基板の作製に際して、予め所定のコイル幅に切断された基板を略一定の間隔にて並設することが可能となるように、補助材を用いることとしている。当該補助材の使用により、集合基板を容易に製造することが可能となる。

【0050】

更に、本発明においては、集合基板の作製に際して、切断後の基板を一体化後にその上下面の研磨を行うこととしている。従って、薄膜一括形成工法の使用が容易であり、効率よく膜形成等を行うことが可能となる。

【図面の簡単な説明】

【図1】

本発明に係るヘリカルコイルチップの概略構成を示す図である。

【図2A】

図1に示すヘリカルコイルチップの製造手順を示す図である。

【図2B】

図1に示すヘリカルコイルチップの製造手順を示す図である。

【図 2 C】

図 1 に示すヘリカルコイルチップの製造手順を示す図である。

【図 2 D】

図 1 に示すヘリカルコイルチップの製造手順を示す図である。

【図 2 E】

図 1 に示すヘリカルコイルチップの製造手順を示す図である。

【図 3 A】

集合基板の作成手順を示す図である。

【図 3 B】

集合基板の作成手順を示す図である。

【図 3 C】

集合基板の作成手順を示す図である。

【図 3 D】

集合基板の作成手順を示す図である。

【図 3 E】

集合基板の作成手順を示す図である。

【図 3 F】

集合基板の作成手順を示す図である。

【図 3 G】

集合基板の作成手順を示す図である。

【図 3 H】

集合基板の作成手順を示す図である。

【図 3 I】

集合基板の作成手順を示す図である。

【図 3 J】

集合基板の作成手順を示す図である。

【図 3 K】

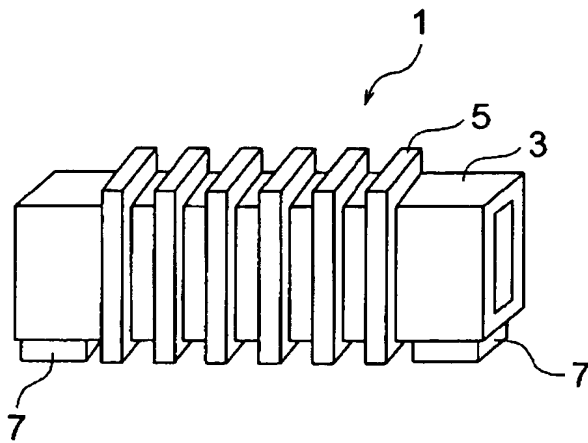
集合基板の表面状態を示す拡大図である。

【符号の説明】

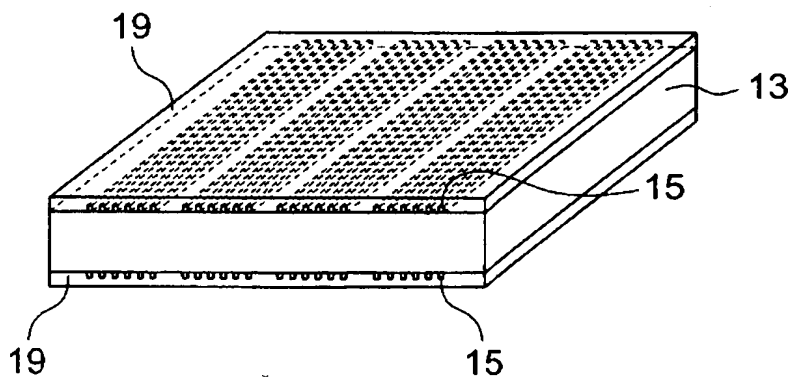
- 1：ヘリカルコイル
- 3：芯材
- 5：巻き線
- 7：端子電極
- 10：集合板
- 13：基板
- 14：棒状の加工基材
- 15、16：コイル配線
- 19、20：カバー層
- 30：ガラス基板
- 31：粘着テープ
- 32：板材
- 32a：補助材
- 33：収容溝
- 40：厚板
- 41：平行溝
- 42：熱発泡粘着テープ
- 45：溝部挿入治具
- 46：凸部分
- 50：塗布部押さえ治具
- 51：対応凸部
- 53：基準外枠
- 55：凹部

【書類名】 図面

【図 1】

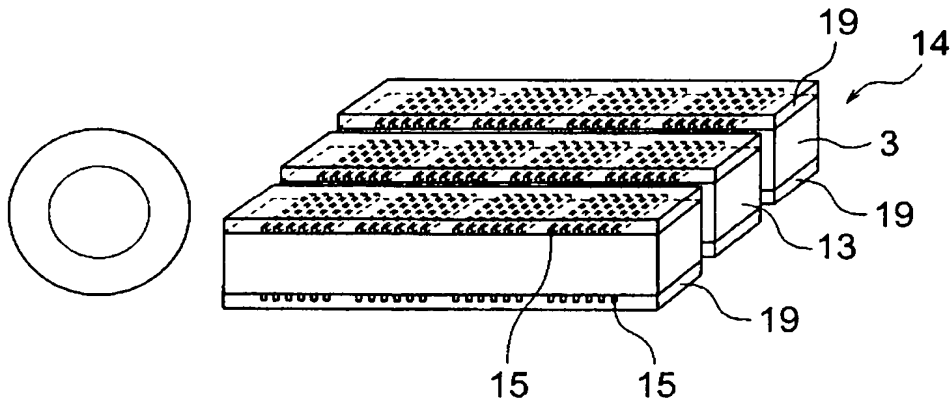


【図 2 A】

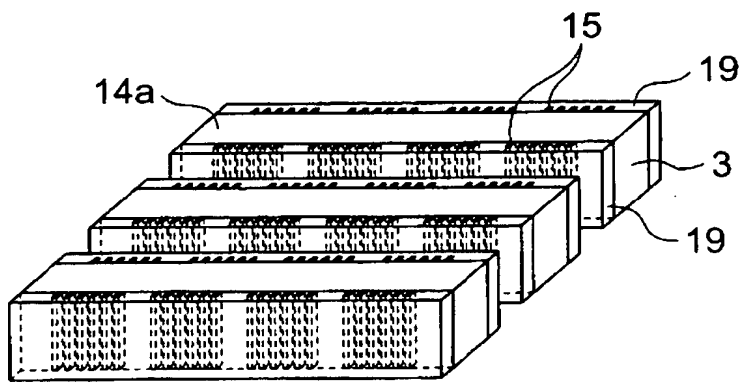


BEST AVAILABLE COPY

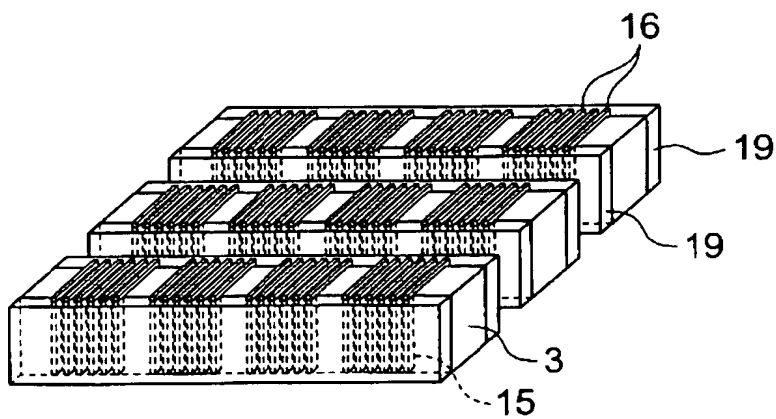
【図 2 B】



【図 2 C】

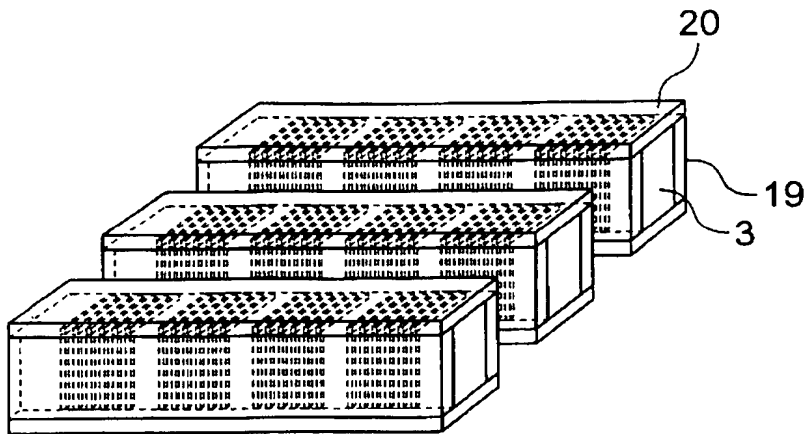


【図 2 D】

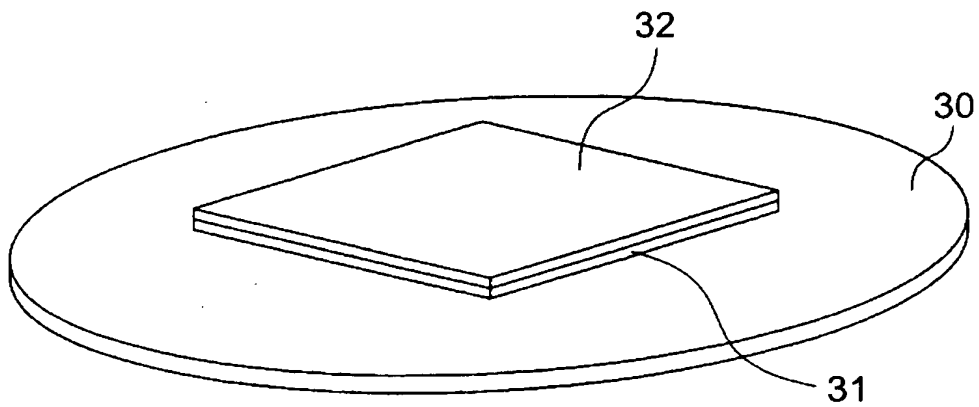


BEST AVAILABLE COPY

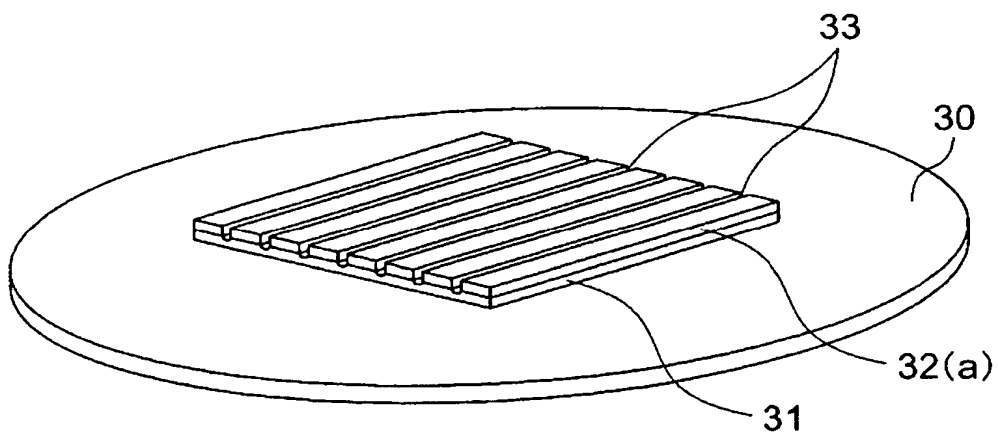
【図 2 E】



【図 3 A】

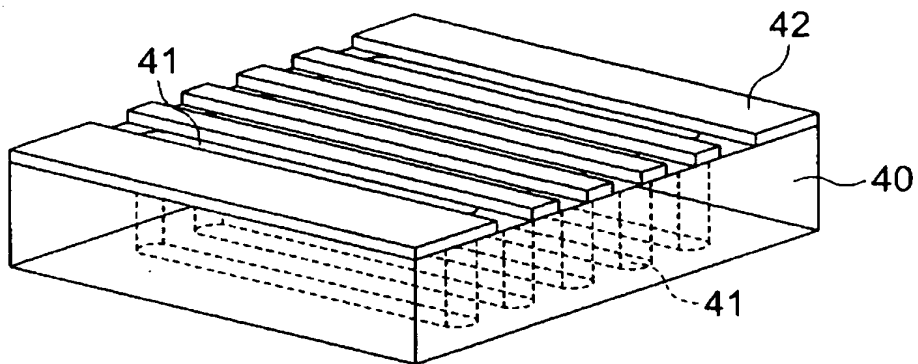


【図 3 B】



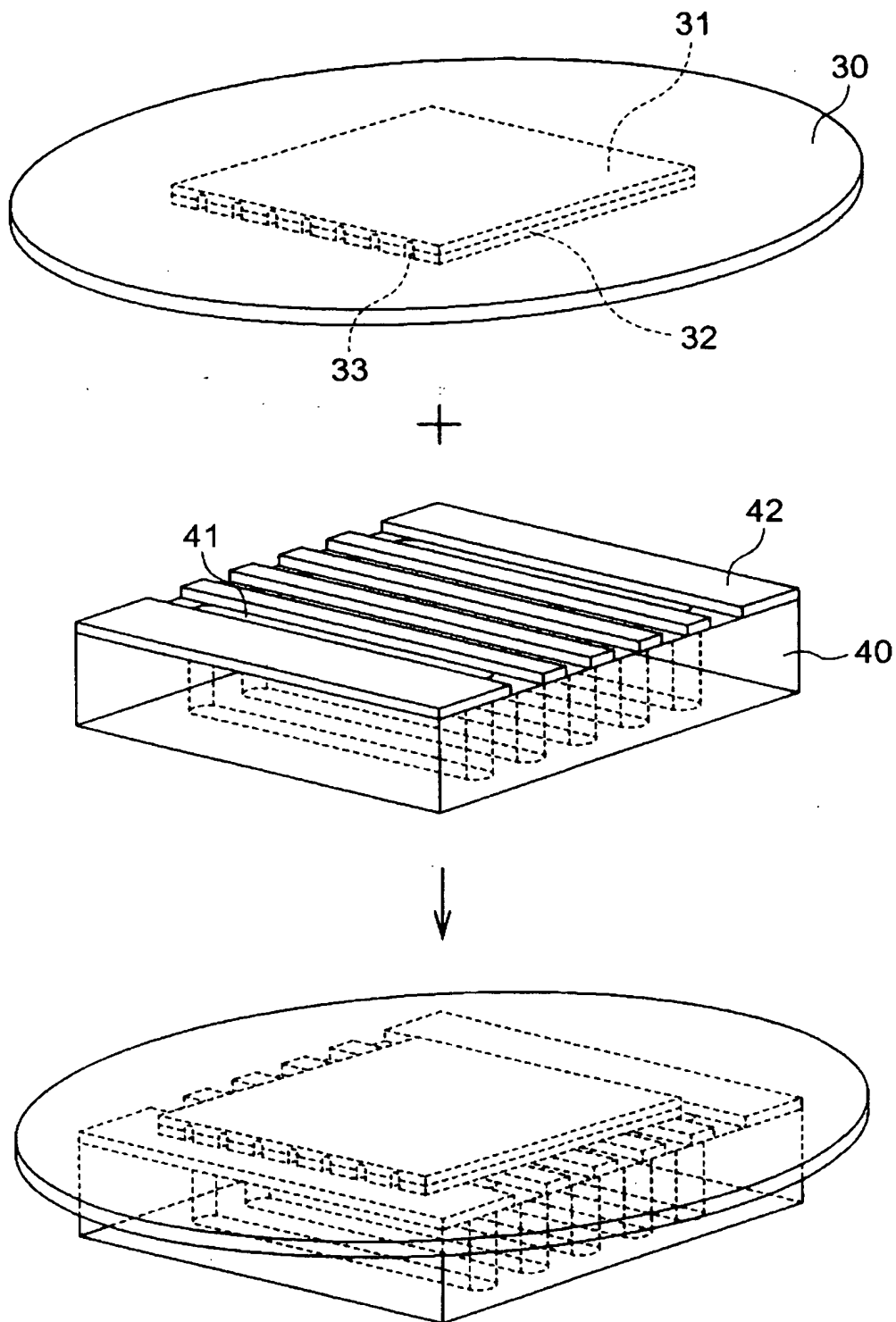
BEST AVAILABLE COPY

【図 3 C】



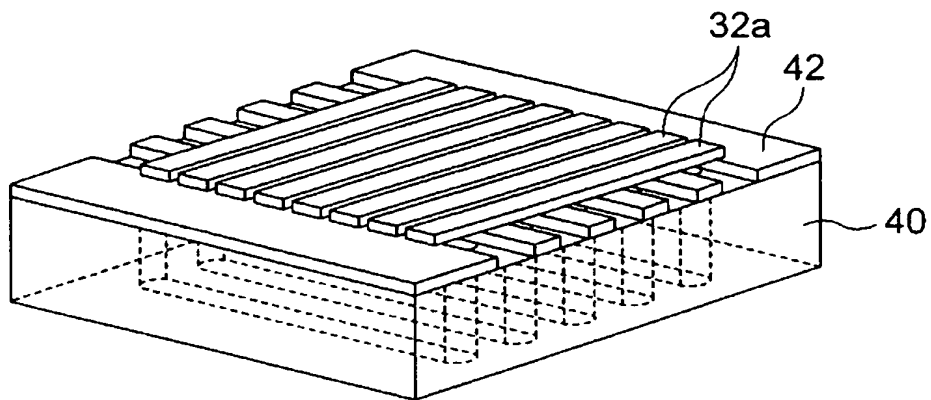
BEST AVAILABLE COPY

【図 3 D】

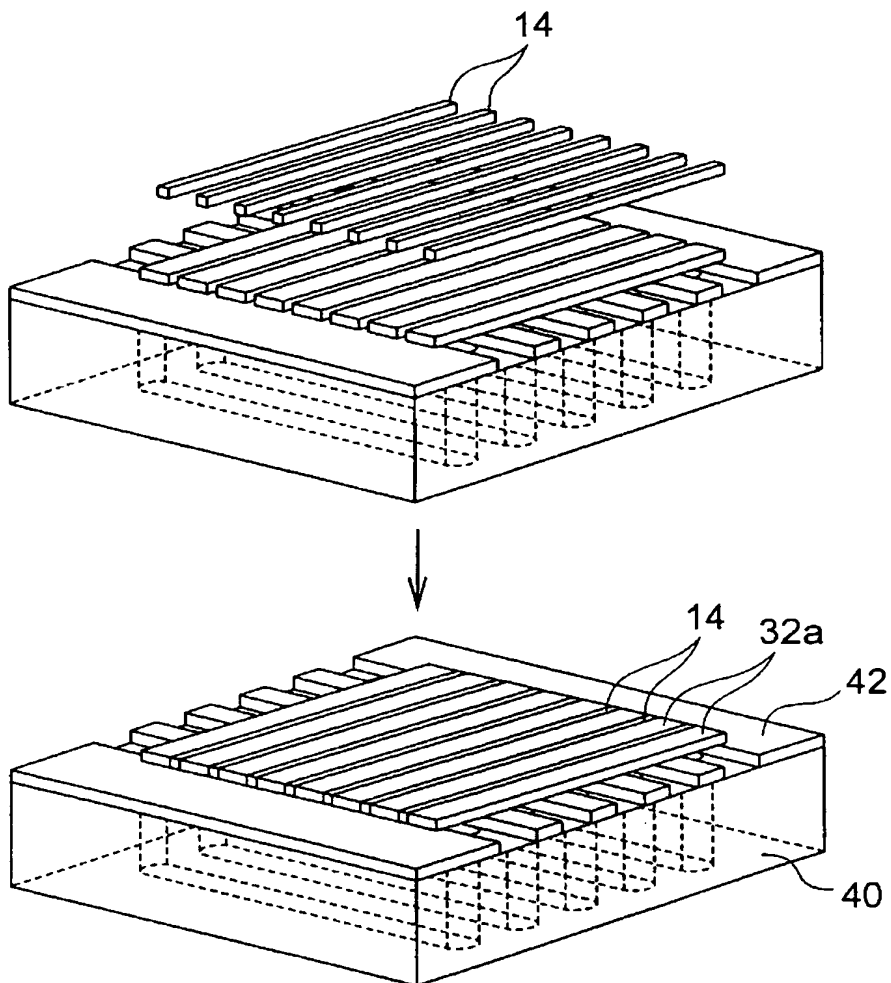


BEST AVAILABLE COPY

【図 3 E】

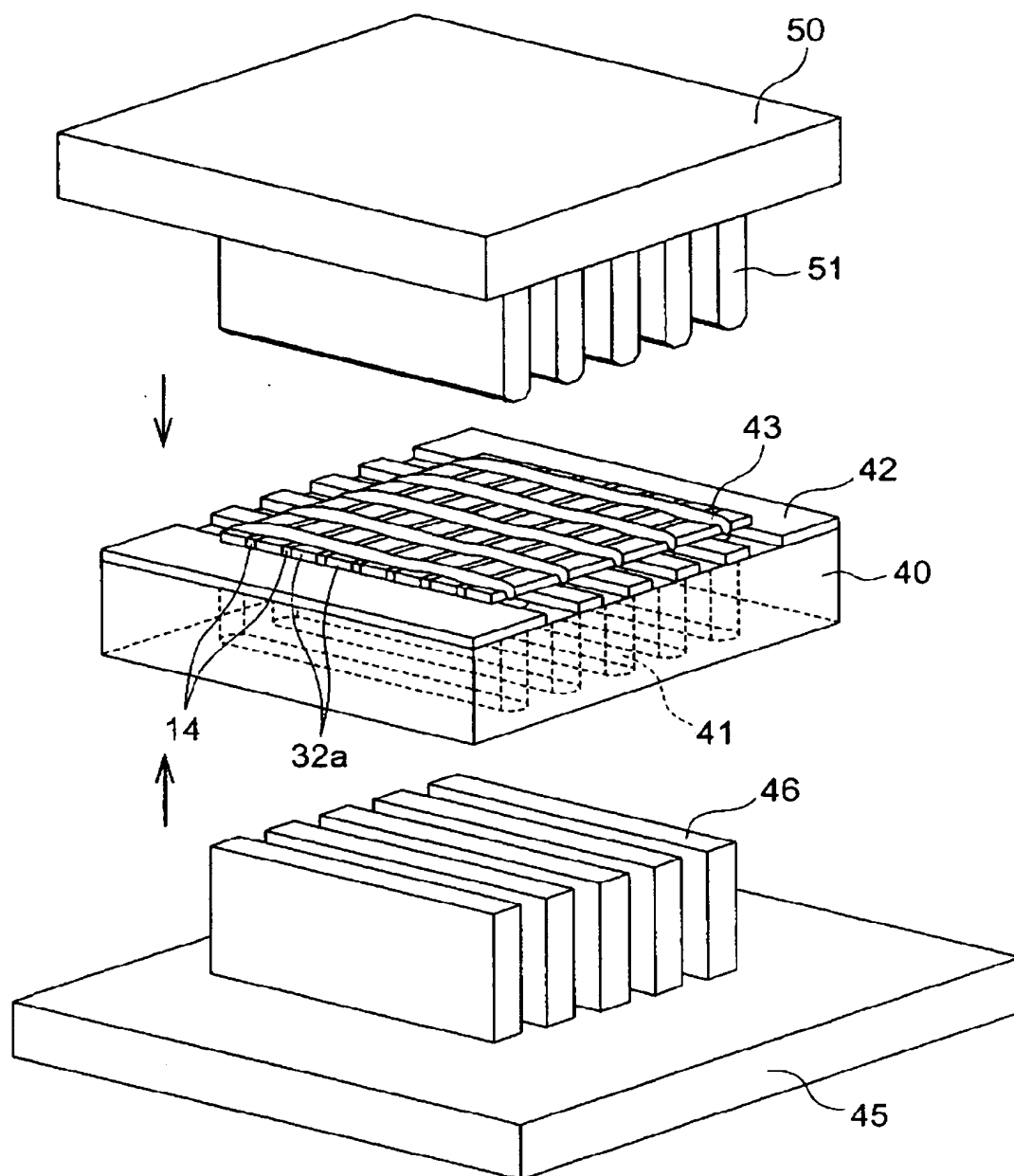


【図 3 F】

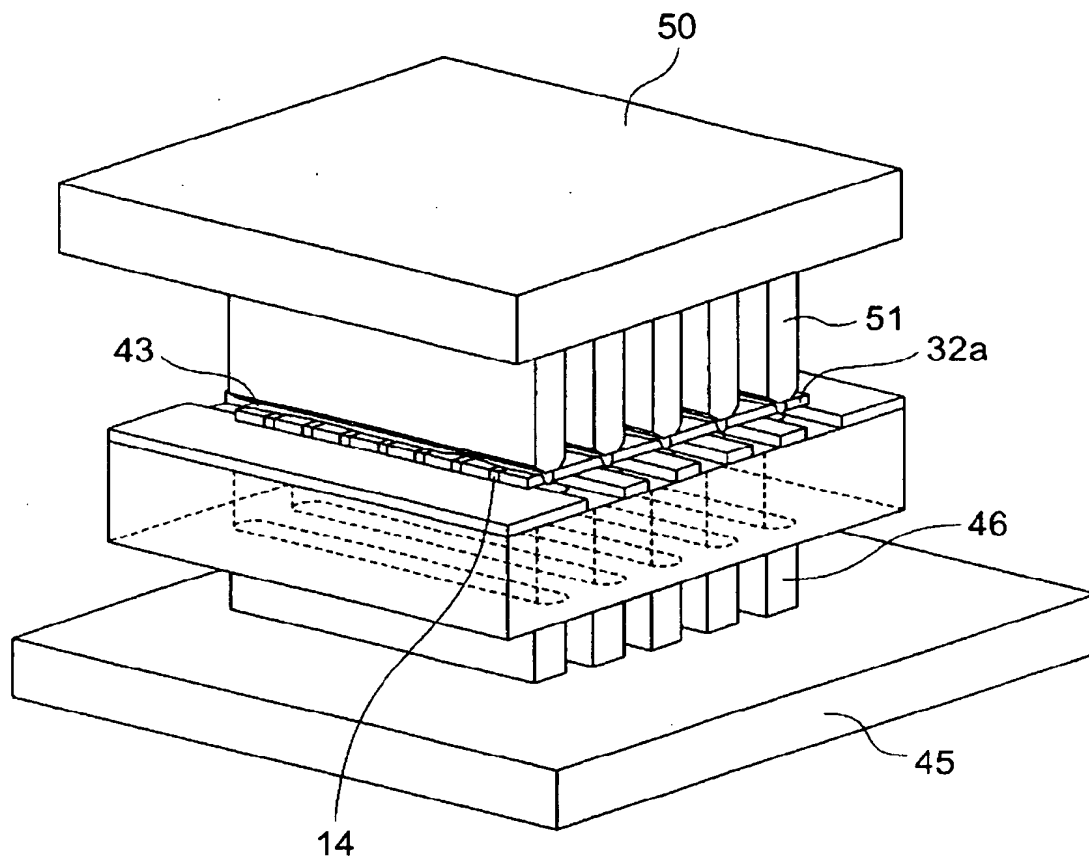


BEST AVAILABLE COPY

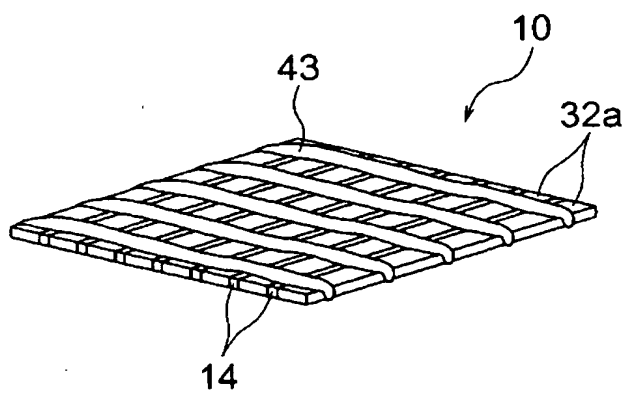
【図 3 G】



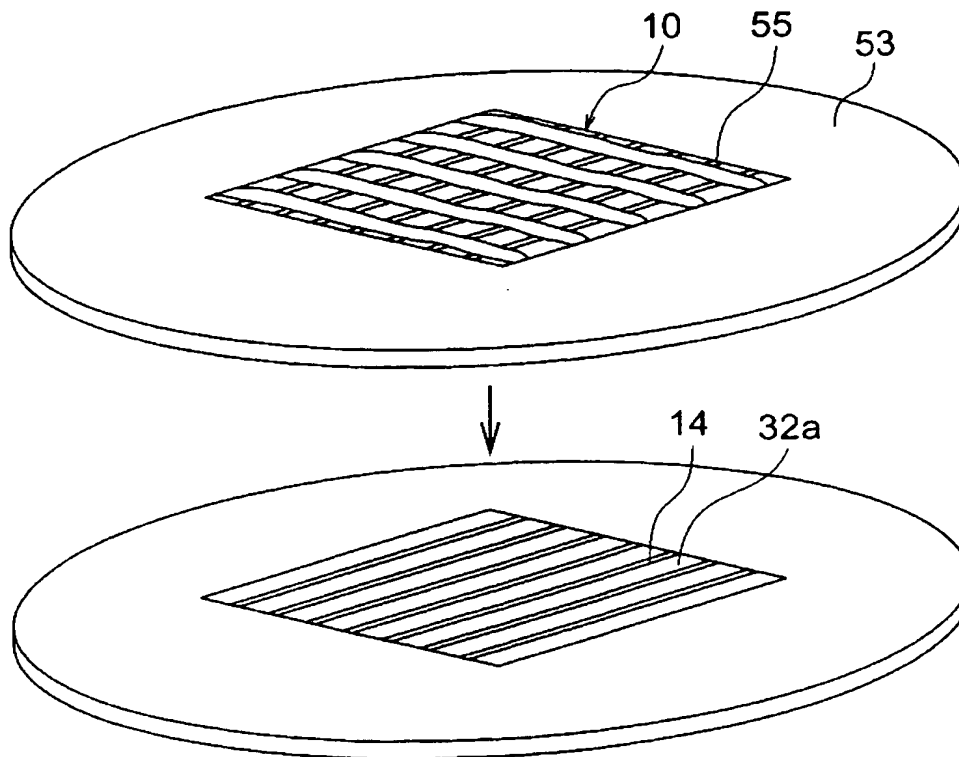
【図 3 H】



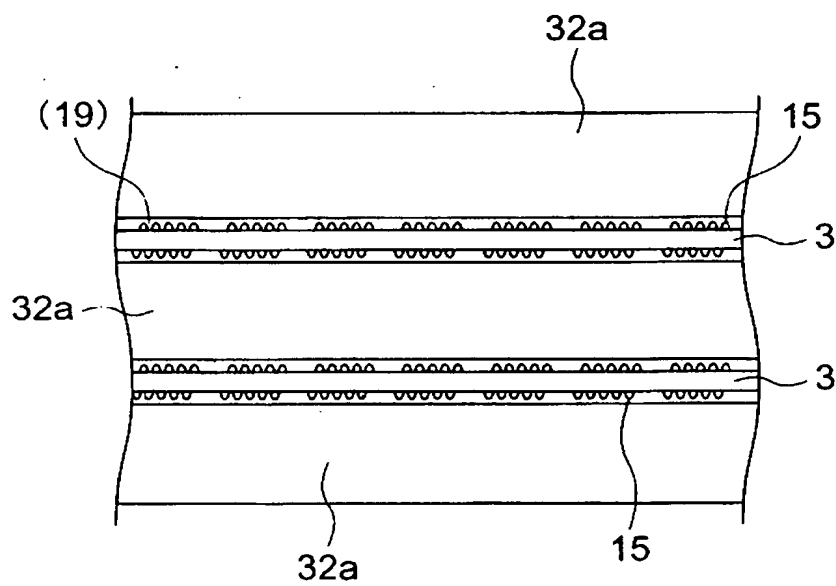
【図 3 I】



【図 3 J】



【図 3 K】



【書類名】 要約書

【要約】

【課題】 より小型化することが可能であって、且つ高インダクタンスおよび高Qを満たし得る構造のコイルチップおよびその製造方法を提供する。

【解決手段】 低誘電損失を特性として有する材料を芯材とし、前記芯材の周囲にメッキ法により形成されたコイルが巻き回されており、前記芯材と前記コイルとの間に、メッキ時におけるシードとして作用する層を有するコイル構造とする。

【選択図】 図1

認定・付加情報

特許出願の番号	特願 2 0 0 3 - 0 1 2 0 4 6
受付番号	5 0 3 0 0 0 8 7 4 1 0
書類名	特許願
担当官	第七担当上席 0 0 9 6
作成日	平成 1 5 年 1 月 2 2 日

< 認定情報・付加情報 >

【提出日】	平成15年 1月21日
-------	-------------

次頁無

特願 2 0 0 3 - 0 1 2 0 4 6

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 3 0 6 7]

1. 変更年月日 1 9 9 0 年 8 月 3 0 日
[変更理由] 新規登録
住 所 東京都中央区日本橋 1 丁目 1 3 番 1 号
氏 名 ティーディーケイ株式会社
2. 変更年月日 2 0 0 3 年 6 月 2 7 日
[変更理由] 名称変更
住 所 東京都中央区日本橋 1 丁目 1 3 番 1 号
氏 名 T D K 株式会社